

Les pôles de compétitivité, une voie vers les PME

L'INRIA s'investit aujourd'hui plus globalement dans les pôles de compétitivité avec la perspective de renforcer ses activités de transfert vers les PME. Le pôle grenoblois Minalogic en est un exemple. Il repose sur le mariage inédit des micro-nanotechnologies et de l'intelligence logicielle embarquée.

L'ambition du pôle de compétitivité mondial Minalogic est de déplacer la bataille concurrentielle des coûts de production à celui de la vitesse d'innovation, et de devenir le premier centre européen et l'un des plus grands au niveau mondial pour les puces miniaturisées intelligentes. Il a des atouts pour cela puisqu'il s'adosse à un milieu de recherche de pointe et que les industriels leaders dans le domaine sont présents à Grenoble comme HP, Bull ou STMicroelectronics. « Minalogic regroupe 23 grandes entreprises, 74 PME et 13 centres de recherche et de formation, sans compter les collectivités locales, les agences de développement et les investisseurs privés également membres du pôle », souligne Philippe Broun, chargé des partenariats et des projets d'innovation du centre INRIA de Grenoble. « Quinze équipes de l'institut participent aux projets de Minalogic. L'INRIA et l'une de ses start-ups récentes (MilPix) seront également partenaires avec une PME grenobloise d'un projet qui va prochainement être labellisé. » Les équipes du centre de recherche de Grenoble participent aux recherches sur les aspects « logiciels et systèmes intelligents embarqués sur puce » comme, par exemple, le projet Multival sur les plateformes multiprocesseurs (voir encadré Valider les architectures multiprocesseurs), ou le projet Iglance sur la télévision 3D qui implique également la start-up de l'INRIA 4DViews. Autre exemple,

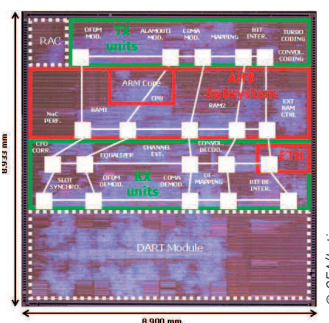
les équipes de l'institut participent au projet Aravis sur les architectures pour le calcul haute performance dans l'embarqué. Ce projet a reçu le label vert décerné par le pôle aux projets permettant de réduire ou maîtriser la consommation d'énergie. L'institut s'intègre également de plus en plus dans les projets portant sur les micro et nanotechnologies du pôle. Une belle illustration en est le projet Minimage, centré sur la microélectronique et l'optique, qui permettra de créer une filière mondiale de la microcaméra en Europe autour de leaders industriels, de PME et de laboratoires publics (voir encadré Les caméras miniatures de demain).

Pilotés par les industriels et rassemblant de nombreuses PME innovantes, les pôles de compétitivité sont, pour l'institut, un élément clé de sa politique de transfert à destination des PME (voir article page 1). « Ils font émerger les problématiques d'innovation importantes pour une filière industrielle donnée et ils nous permettent d'être en contact avec les PME que nous connaissons mal et dont nous voudrions être capables d'identifier les besoins pour instaurer les conditions propices à un transfert », explique David Monteau, responsable du suivi des pôles à la direction du transfert et de l'innovation. La participation aux pôles permet de bénéficier et contribuer à une dynamique collective décisive pour le développement de l'innovation. Déjà, à Minalogic, les nouveaux responsables nationaux sectoriels recrutés par l'INRIA s'activent pour identifier les PME innovantes et les mettre en relation avec des équipes de l'INRIA. « Ces personnes travaillent par exemple avec l'équipe du pôle Minalogic, en particulier sa responsable PME, en coordination avec le service des relations industrielles de l'INRIA de Grenoble », précise David Monteau. Un travail qui devrait être facilité par le fait que Minalogic, comme l'INRIA, s'est engagé, à travers un pacte PME, à favoriser l'innovation dans les PME. ●●●

VALIDER LES ARCHITECTURES MULTIPROCESSEURS

Démarré le 1^{er} décembre 2006, Multival est l'un des premiers projets

mis en place dans le cadre du pôle Minalogic. Piloté par STMicroelectronics, il regroupe également Bull et le CEA/Leti autour des logiciels CADP développés par l'équipe Vasy de l'INRIA. CADP (Construction and Analysis of Distributed Processes) fournit des outils de vérification pour les systèmes asynchrones (voir Inédit n°58 et n°60). L'objectif du projet est d'appliquer CADP pour valider de nouvelles architectures multiprocesseurs et multicœurs. Bull l'utilise pour concevoir l'architecture Fame2 destinée, entre autres, au supercalculateur pétaflopique Tera 100. Le CEA/Leti utilise CADP pour valider et co-simuler ses architectures réseaux sur puce Faust et Magali. Enfin, STMicroelectronics l'emploie pour vérifier et prédire les performances de son architecture multicœurs xStream. Multival a déjà permis d'améliorer et d'étendre notablement CADP.



« Nous avons bénéficié de moyens humains importants et d'une collaboration très étroite avec les industriels », souligne Hubert

Garavel, responsable de l'équipe Vasy. « Après les ingénieurs de Bull, ce sont ceux de STMicroelectronics travaillant sur Multival qui sont aujourd'hui accueillis au centre INRIA de Grenoble. Nous échangeons ainsi quotidiennement avec eux. Les industriels sont très impliqués et veulent intégrer CADP dans le développement de leurs architectures. » Une volonté qui se traduit notamment par des accords de cession de licences et la mise en place par STMicroelectronics de séminaires réguliers sur cette technologie. À mi-parcours, déjà une belle réussite !

➔ CONTACT

Hubert Garavel, équipe-projet Vasy
INRIA Grenoble – Rhône-Alpes
Tél. : + 4 76 61 52 24, Hubert.Garavel@inria.fr