

## Multival : vérification des architectures complexes

### Contexte

La complexité croissante des systèmes sur silicium multiprocesseurs

- Impute **70% du temps de conception en vérification** du bon fonctionnement du circuit. Le coût d'une erreur de conception se chiffre en dizaines de millions d'euros.
- Devient comparable à la complexité des grands systèmes informatiques (serveurs d'entreprises).

La vérification des Systèmes sur silicium

- Doit être assurée depuis la spécification jusqu'au silicium impliquant la mise en œuvre de techniques logicielles hétérogènes.
- Nécessite une abstraction toujours plus importante et des techniques logicielles en perpétuelle élaboration.

### Partenaires

#### Industriels

STMicroelectronics - Bull

#### Laboratoires de recherche

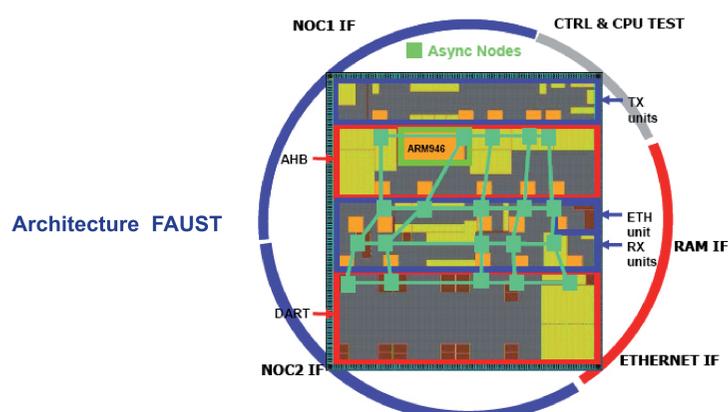
CEA-Leti - INRIA

### Chiffres clés

Budget : 7,3 M€

Durée : 3 ans

Effort total : 660 personnes.mois



### Innovation

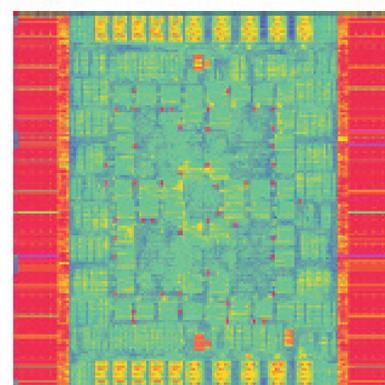
Etablir une **modélisation formelle de l'asynchronisme** :

- Création de modèles formels comportementaux des architectures étudiées (FAME2, FAUST, xStream)
- **Utilisation de langages de haut niveau de type LOTOS (norme ISO 8807)**

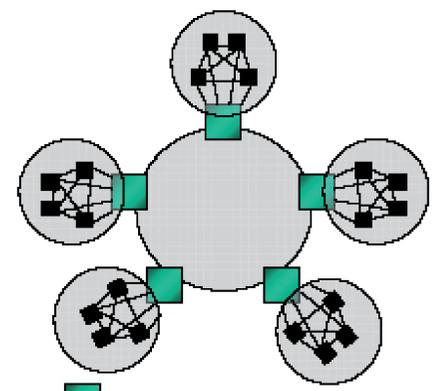
Fournir des outils d'aide à la conception :

- Compilateurs, traducteurs et générateurs de modèles permettant les validations fonctionnelle et quantitative, y compris évaluation de performances à partir du même modèle.
- **Industrialisation des outils et des méthodes** pour favoriser leur adoption durable par les acteurs du domaine.

Architecture FAME



Fame1 Scalability Switch



Fame2 Scalability Switch

Architecture xStream

